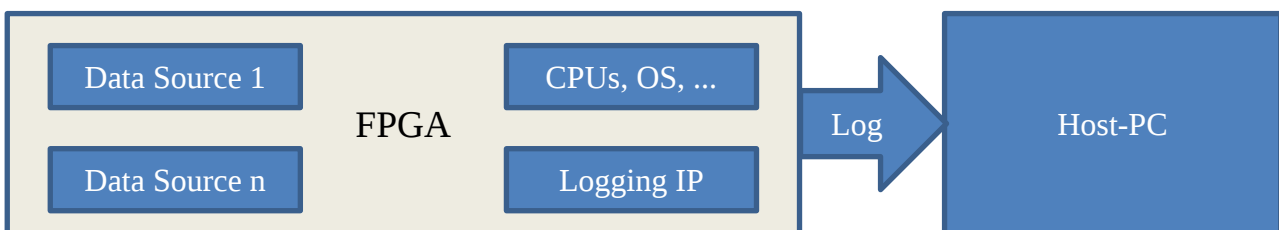


Ethernet-basiertes Daten-Logging für FPGAs mittels Vivado HLS (Masterarbeit)

Hintergrund

[UltraZohm](https://ultrazohm.com/) ist eine Open-Source Echtzeit-Regelungsplattform, die auf dem SoC-FPGA Zynq UltraScale+ basiert. Der SoC-FPGA besteht aus einem FPGA und mehreren ARM-Prozessoren, wodurch sich eine Vielfalt an Anwendungs- und Implementierungsmöglichkeiten ergeben. Wir haben dedizierte Software und Hardware entwickelt, um eine flexible Plattform für die Regelung von leistungselektronischen System zu kreieren, siehe <https://ultrazohm.com/> für weitere Details. Um die Entwicklung von neuen Regelalgorithmen zu erleichtern, ist eine *Übertragung der System-internen Messdaten* (aus FPGA und ARM-Kernen) an einen Host-PC von großer Bedeutung. Diese Arbeit soll einen wesentlichen Teil dazu beitragen, in dem eine Hardware-/Software-Infrastruktur zur verlustfreien Übertragung von Messdaten über Ethernet entwickelt wird.



Fragestellung

Im Gegensatz zur "klassischen", manuellen Entwicklung der im FPGA benötigten Hardware- bzw. IP- (Intellectual Property) Cores mittels einer Beschreibungssprache wie VHDL sollen hier neuere Ansätze zur Beschreibung, Simulation und Verifikation auf ihre Anwendbarkeit untersucht werden. Das Vivado High-Level-Synthesis (HLS) Tool erlaubt es, C++ Code in VHDL zu übersetzen. HLS wird vor allem zur Übersetzung von Algorithmen verwendet. Die Leitfrage der Arbeit ist daher, ob HLS auch für das Erstellen von IP-Cores mit komplexen I/O-Schnittstellen verwendet werden kann, und welcher Implementierungs-Overhead (sowohl in Bezug auf die verbrauchten Ressourcen als auch in Form von Latenzen) auftritt und welches Optimierungspotential sich daraus ergibt.

Arbeitspakete

- Evaluierung und Auswahl von Protokollen zur Messdaten-Übertragung
- Implementierung Ethernet TX
- Performance-Evaluierung TX: Software-only vs. neue Lösung
- ...

Vorkenntnisse

- Erfahrung mit Vivado HLS
- Fundierte Kenntnisse von Netzwerk-Stacks und -Protokollen (z.B., Ethernet, IPv4, UDP)
- Sicherer Umgang mit C (Vorkenntnisse mit Linux Kernel sind ein Plus)

Beginn der Arbeit: ab sofort

Betreuung: Eyke Liegmann, eyke.liegmann@tum.de
EAL (Lhst. f. Elektrische Antriebssysteme und Leistungselektronik)

Zweitbetreuer: Martin Geier, mgeier@tum.de
RCS (Lhst. f. Realzeit-Computersysteme)